

BONDING METHOD OF SEMICONDUCTOR CHIP

Patent number: JP5144853
Publication date: 1993-06-11
Inventor: OTAKA KENGO
Applicant: OKI ELECTRIC IND CO LTD
Classification:
- international: H01L21/52
- european:
Application number: JP19910274403 19911023
Priority number(s): JP19910274403 19911023

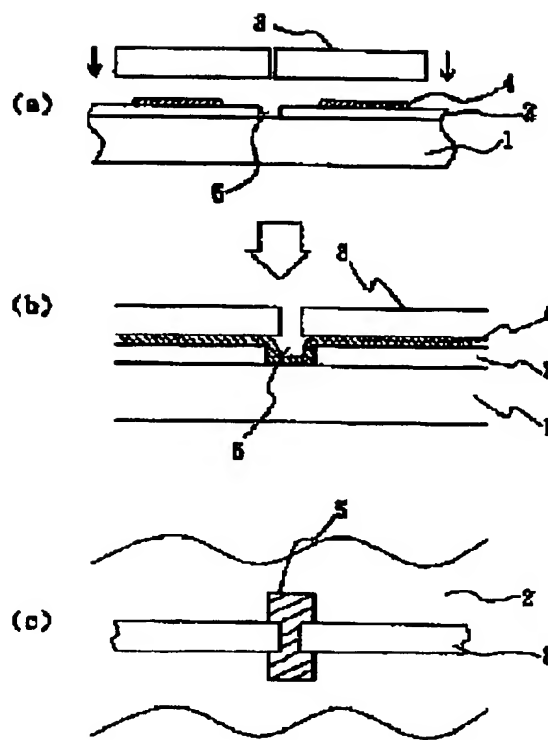
Report a data error here

Abstract of JP5144853

PURPOSE: To prevent a conductive adhesive agent from crawling up and getting stuck between LEDs when the LEDs are arranged in array and die-bonded.

CONSTITUTION: LED chips 3 are arranged in array on a conductor pattern 2 formed on a board 1 providing a gap between them and die-bonded with conductive adhesive agent 4, where a recess 5 is formed by removing a part of the conductor pattern 2 located under the gap concerned. By this setup, the excessive part of the conductive adhesive agent 4 is made to flow into the recess 5

concerned, so that the adhesive agent is prevented from crawling up and getting stuck between the LED chips.

Data supplied from the *esp@cenet* database - Worldwide

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平5-144853

(43)公開日 平成5年(1993)6月11日

(51)Int. Cl.⁵

H 0 1 L 21/52

識別記号

庁内整理番号

F I

技術表示箇所

B 9055-4 M

A 9055-4 M

審査請求 未請求 請求項の数3

(全4頁)

(21)出願番号 特願平3-274403

(22)出願日 平成3年(1991)10月23日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 大鷹 健吾

東京都港区虎ノ門1丁目7番12号 沖電気工

業株式会社内

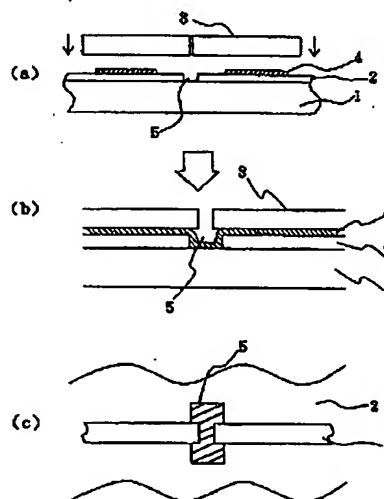
(74)代理人 弁理士 清水 守 (外2名)

(54)【発明の名称】 半導体チップのダイボンディング方法

(57)【要約】

【目的】 複数個のLEDチップを並べてダイボンディングする時に、導電性接着剤のLEDチップ間への這い上がりと詰まりを防止する。

【構成】 基板1上に形成された導体パターン2上に複数個のLEDチップ3を隙間を設けて配列し、導電性接着剤4によりダイボンディングする時に、隙間の下部の導体パターン2を除去して凹み5を形成する。このようにすると、導電性接着剤4の余剰分は凹み5に収容されるので、LEDチップ3間の隙間を這い上がらなくなり、LEDチップ3間に詰まらなくなる。



1: 基板
2: 導体パターン
3: LEDチップ
4: 導電性接着剤
5: 凹み

BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】 基板上に形成された導体パターン上に複数の半導体チップを隙間を設けて配列し、導電性接着剤によりダイボンディングする方法において、前記隙間の下部の導体パターンを除去して凹みを形成し、前記導電性接着剤の余剰分を該凹みに収容することを特徴とする半導体チップのダイボンディング方法。

【請求項2】 凹みのチップ配列方向の長さを隙間の間隔よりも長くしたことを特徴とする請求項1記載の半導体チップのダイボンディング方法。

【請求項3】 半導体チップがLEDチップである請求項1又は2記載の半導体チップのダイボンディング方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、LEDチップやCCDチップなどの複数の半導体チップを並べてボンディングする技術に関するものである。

【0002】

【従来の技術】LEDプリントヘッドでは複数のLEDチップを要求される長さに応じてダイボンディングする。例えば、100mmの長さが要求される場合、10mmの長さのチップを10個並べる。これは要求される長さを1チップで満足できればよいがチップ製造上の歩留コストと、実装コスト（複数のチップをボンディングする）との兼ね合いにより、生じるものである。実際、A4版サイズのLEDプリンタに使用するLEDヘッドの場合、長さおよそ5.4mmのチップを40個一列に一個ずつダイボンディングし、所定の印字幅を確保する。

【0003】同様に、CCDイメージセンサではCCDチップを要求される長さに応じてダイボンディングし、所定の読取幅を確保する。図2は従来のLEDチップのダイボンディング方法を示す側面図で、(a)はダイボンディング前、(b)はダイボンディング後の様子を示している。図において11はガラスエポキシ樹脂等で形成された基板、12は基板11上に銅箔等で形成された導体パターン（共通端子パターン）、13はLEDチップ、14はLEDチップ13を導体パターン12に接着する銀ペースト等の導電性接着剤である。

【0004】この図に示すように、LEDチップのダイボンディングは、基板11上に形成された導体パターン12に導電性接着剤14を塗布し、その上にLEDチップ13を載置して加圧することにより行っていた。

【0005】

【発明が解決しようとする課題】しかしながら、前記従来のLEDチップのダイボンディング方法において、図2のA部を拡大した図3(a)、(b)に示すように、LEDチップ13間の隙間は発光部15のピッチを確保するため、10μm前後しか設けられていない。そのた

(2)

特開平5-144853

2

め、ダイボンディング時に導電性接着剤14がLEDチップ13間にはみ出し、溜まり16を生じる（図3

(a)）。さらに、チップ端面13aに逆テーパがあると、毛細管現象により這い上がりを生じ、チップ表面にまで到達し、LEDチップ13間に詰まる場合がある

(図3(b))。LEDチップ13間に導電性接着剤14が詰まると、チップ13の動作時の自己発熱あるいは環境温度変化により膨張、収縮ストレスを生じ、近傍にある発光部15のPN接合部に歪みを与え、PN接合部の劣化による光量低下を招くという問題点があった。

【0006】また、複数のCCDチップをダイボンディングした場合にも同様にイメージセンサの受光部が劣化するという問題点があった。そして、上記問題点を解決する方法として、導電性接着剤の供給量を必要最低限に停めるため、スタンプのように一定形状、厚みをもって供給するスタンプ法、導電性接着剤を小径の点状に分割して供給する多点法などが工夫されているが、チップ裏面全面を導電性接着剤で満たすようにすると導電性接着剤の余剰分がどうしてもはみだしてしまう。逆

に、チップ裏面全面を満たさないようにすると、LEDチップのごときチップ幅が狭い（500μm前後）のものではワイヤボンド等に耐える充分な接着強度を得られず、また、チップの浮き、傾きによりワイヤボンド条件に影響を与える。また、図4に示すように、チップ下端部13bを削り込んで導電性接着剤の余剰分の這い上がりと詰まりを防止をしている例があるが、チップをウェハーより切り出すスクライブを2度行わねばならないという不具合がある。

【0007】本発明は、以上述べた導電性接着剤の這い上がりや詰まりによるストレス発生を防ぐため、導体パターンのレイアウトに工夫を加えることにより、接着剤の供給量の制約を大幅に緩和し、かつ、チップの構造を変更することなく接着剤の這い上がりを防止し、結果として半導体チップの劣化を防ぐことのできる半導体チップのダイボンディング方法を提供することを目的とする。

【0008】

【課題を解決するための手段】前記問題点を解決するために、本発明は、基板上に形成された導体パターン上に複数の半導体チップを隙間を設けて配列し、導電性接着剤によりダイボンディングする方法において、隙間の下部の導体パターンを除去して凹みを形成し、導電性接着剤の余剰分を該凹みに収容するようにしたものである。

【0009】

【作用】本発明によれば、以上のように半導体チップのダイボンディング方法を構成したので、導電性接着剤の余剰分は隙間の下部に形成された凹みに収容される。したがって、導電性接着剤の余剰分はチップ間の隙間を這い上がらなくなり、チップ間に詰まらなくなる。

3

【0010】

【実施例】以下、本発明の実施例について図面を参照しながら詳細に説明する。図1は本発明の実施例に係るLEDチップのダイボンディング方法の説明図で、(a)はダイボンディング前の側面図、(b)はダイボンディング後の側面図、(c)はダイボンディング後の平面図である。

【0011】図において、1はガラスエポキシ樹脂で形成された基板、2は基板1上に銅箔で約25 μ mの厚さに形成された導体パターン（共通端子パターン）、3はLEDチップ、4は10 μ mの隙間を設けて並べられる複数のLEDチップ3を導体パターン2に接着する銀ペースト等の導電性接着剤である。本実施例においては、さらに、複数のLEDチップ3の隙間の下部の導体パターン2をエッチングして除去し、基板面を露出させている。その結果、LEDチップ3間の隙間の下部には導体パターン2を構成する銅箔の厚み分（約25 μ m）の凹み5が形成される。

【0012】本実施例においては、LEDチップ3のダイボンディングは、基板1上に形成された導体パターン2に導電性接着剤4を塗布し、その上にLEDチップ3を10 μ mの隙間を設けて載置して加圧することにより行う。この時、図1(b)に示すように、LEDチップ3の下から隙間にはみだした接着剤4の余剰分は隙間の下部に形成された凹み5に收容されるので、LEDチップ3間の隙間を這い上がらなくなる。基板1がガラスエポキシ樹脂製の場合、接着剤4自体も流れ（拡がり）にくいので、効果は大きい。

【0013】また、本実施例においては、隙間の下部に形成した凹み5のチップ配列方向の長さを隙間の間隔（10 μ m前後）よりも長くすることにより、ダイボンディング位置精度のバラツキを吸収して這い上がり防止するようにした。さらに、このようにすると凹み5の容量が大きくなるので、確実に導電性接着剤4の這い上がり防止をすることができる。ただし、このようにすると、LEDチップ3の裏面がパターン2をエッチングして除去した部分へ飛び出すが、LEDチップ3の裏面に

(3)

特開平5-144853

4

形成されたAu系電極によりLEDチップ3と導体パターン2とのオーミック性は確保されている。

【0014】なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づき種々の変形が可能であり、それらを本発明の範囲から排除するものではない。また、本発明はCCDチップ等をダイボンディングする際に適用することもできる。

【0015】

【発明の効果】以上、詳細に説明したように、本発明によれば、複数のチップを僅かな隙間を設けて並べ、ダイボンディングする際に、導電性接着剤の余剰分を隙間の下部に形成した凹みに收容するようにしたので、下記の効果を奏する。

(1) 導電性接着剤のチップ間への這い上がりと詰まりが防止される。その結果、チップ端部へのストレスの発生をチップの構造的工夫を要しない簡便な方法で防止することができ、チップと導体パターンの接続部分の信頼性向上に大きな効果がある。

(2) チップも含め、コストを何らアップすることなく、ダイボンディングが行える。

(3) 接着剤供給量の制約を大幅に緩和することができる。

(4) チップ間の隙間の更なる狭小化に容易に対応することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る半導体チップのダイボンディング方法の説明図である。

【図2】従来のLEDチップのダイボンディング方法を示す側面図である。

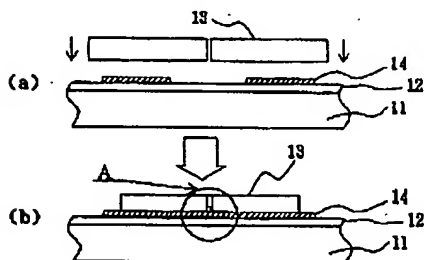
【図3】図2のA部拡大図である。

【図4】従来のLEDチップの加工例の説明図である。

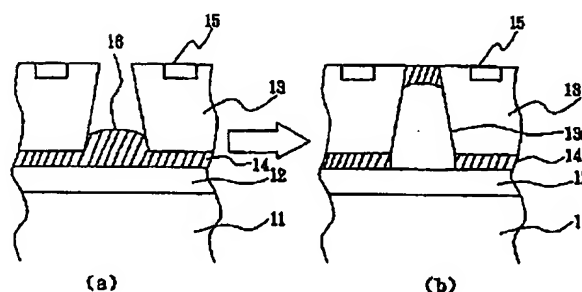
【符号の説明】

- 1 基板
- 2 導体パターン
- 3 LEDチップ
- 4 導電性接着剤
- 5 凹み

【図2】



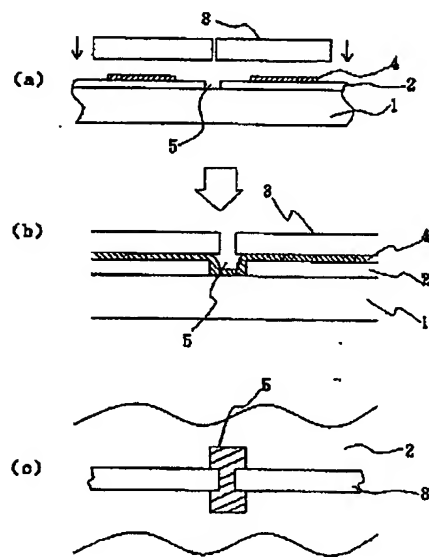
【図3】



(4)

特開平5-144853

【図1】



1:基板
2:導体パターン
8:LEDチップ
4:導電性接着剤
5:凹み

【図4】

